

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 63-286351
 (43)Date of publication of application : 24.11.1988

(51)Int.Cl. B41J 3/00

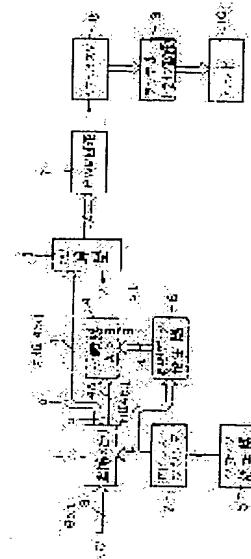
(21)Application number : 62-122118 (71)Applicant : SONY CORP
 (22)Date of filing : 19.05.1987 (72)Inventor : SUZUKI SEISUKE

(54) PRINTER

(57)Abstract:

PURPOSE: To accelerate data processing speed by providing an addition means to add binary data which are output by a comparison means to high-order bits and driving a printing head based on an output data from this addition means.

CONSTITUTION: An adder 3 adds 4 high-order bits of image data to binary data (1 bit) of a comparator 4 to prepare data, and an output from this adder 3 (4 or 5 bits) is output to a parallel PWM circuit 7. The PWM circuit 7 modulates the output data by time width to prepare 64-gradation drive data, and the first gradation data (ON signal or OFF signal) of a single line, the second gradation data → ... → the 64th gradation data are sequentially output to a shift register 8 in a serial mode. When the first gradation data of a single line is transferred to the shift register 8, the recording state of the transferred data is latched by a latch and drive circuit 9, resulting in the application of voltage to a predetermined head element of a printing head 10.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭63-286351

⑥ Int. Cl. 4

B 41 J 3/00

識別記号

厅内整理番号

A-7612-2C

⑪ 公開 昭和63年(1988)11月24日

審査請求 未請求 発明の数 1 (全 5 頁)

⑥ 発明の名称 プリンタ装置

⑦ 特願 昭62-122118

⑧ 出願 昭62(1987)5月19日

⑨ 発明者 鈴木 清介 東京都品川区北品川6丁目7番35号 ソニー株式会社内
 ⑩ 出願人 ソニー株式会社 東京都品川区北品川6丁目7番35号
 ⑪ 代理人 弁理士 志賀 富士弥

明細書

1. 発明の名称

プリンタ装置

2. 特許請求の範囲

一画素を複数ビットで構成された画素データを上位ビットと下位ビットとに分けるビット分割手段と、前記下位ビットと周期的に変化する参照データとを大小比較する比較手段と、この比較手段が output する二値データと前記上位ビットとを加算する加算手段とを備え、この加算手段の出力データに基づいてヘッドを駆動することを特徴とするプリンタ装置。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、中間調記録を行うプリンタ装置に関するものである。

〔発明の概要〕

本発明は、画素データを上位ビットと下位ビットとに分け、この下位ビットを周期的に変化する

参照データと比較しこの比較結果の二値データを前記上位ビットと加算しこの出力データに基づいてヘッドを駆動することにより、

濃度ジャンプによる障害（偽輪郭の発生）を防止しながら所定の階調を得ることができるという濃度階調法と面積階調法の双方の利点を保持しながらデータ数の削減によるデータ処理スピードの高速化を図れるものである。

〔従来の技術〕

従来、中間調記録方式として代表的なものに濃度階調法と面積階調法がある。濃度階調法は一画素を一ドットで構成し各画素に濃淡をつけることにより階調を表現する。この濃度階調法は解像度を高くとれるが、階調度を上げると例えば感熱プリンタの場合にはプリント紙のムラにより地合ムラが発生し画質劣化を生ずる。一方、面積階調法は一画素を複数ドットで構成し印画するドットの密度により階調を表現する。この面積階調法によれば上記地合ムラを発生することはないがード

特開昭63-286351(2)

ットの大きさを小さくしなければ階調度を上げることができず一定以上に解像度を高くすることができない。

そのため、上記双方の欠点を補うために濃度階調法と面積階調法とを組み合わせた方式が提案されている。この方式は、第3図に示すように、一画素を複数ドットで構成し、印画するドットの数を可変する(面積階調法)と共に印画するドットに濃淡をつける(濃度階調法)ことにより階調を表現する。従って、この方式によれば濃度ジャンプによる障害(偽輪郭の発生)を阻止できると共に解像度をも向上できる(特公昭56-19836号公報参照)。

[発明が解決しようとする問題点]

しかしながら、上記組み合わせ方式の駆動データは、第3図に示す具体例について言えば一ドットについて印字なししかハーフトーン印字かフルトーン印字か否かの情報が必要であり一ドットにつき2データが必要であるため、一画素につき8デ

ータが必要である。従って、8階調(n階調)に対してヘッドに8データ(nデータ)のデータ転送が必要でありデータ処理スピードが遅いという欠点がある。

そこで、本発明は濃度階調法と面積階調法との組み合わせ方式においてデータ処理スピードの高速化を図ることができるプリンタ装置を提供することを目的とする。

[問題点を解決するための手段]

上記目的を達成するための本発明の構成は、一画素を複数ビットで構成された画素データを上位ビットと下位ビットとに分けるビット分割手段と、前記下位ビットを周期的に変化する参照データと大小比較する比較手段と、この比較手段が outputする二値データと前記上位ビットとを加算する加算手段とを備え、この加算手段の出力データに基づいてヘッドを駆動したことを特徴とする。

[作用]

従って、ヘッドへのデータ転送数は多くても(上位ビット+1ビット)数となりデータ処理スピードの高速化になる。又、視覚特性により階調度が高い場合には濃淡の少ない変化が不要で解像度が優先されこの場合には上位ビットのデータにて階調が表現され、階調度が低い場合には濃淡の少ない変化が必要で階調ジャンプの有無が優先されこの場合には下位ビットのデータが分散され、以上より濃度ジャンプによる障害を防止しながら所定の階調を得ることができる。

[実施例]

以下、本発明の実施例を図面に基づいて説明する。

第1図において、画素データは一画素を8ビットで構成されこの画素データは画像メモリ1に一時的に記録される。この画像メモリ1はアドレスカウンタ2のアドレス信号に基づいて画素データを出力する。画像メモリ1の出力線aは、その上位4ビットのデータを送出するものが加算器3に

接続され、又、その下位4ビットのデータを送出するものが比較器4に接続されており、画像メモリ1の出力線aがビット分割手段として構成されている。

前記アドレスカウンタ2は、クロック発生器5のクロック信号に基づいて10ビットのアドレス信号を前記画像メモリ1及び参照データ発生器6にそれぞれ出力する。

この参照データ発生器6は、参照データBを記録したROMを有しこのROMの参照データBはアドレス信号に基づいて比較器4に出力される。前記参照データBは画素データの下位ビット数に対応したビット数で表現されるデータ数を有しこのデータが一定の規則をもって例えば第2図に示す如く配列されている。この参照データBは前記アドレス信号の下位4ビットを使用して前記配列順序で繰り返し読み出されるもので、参照データBは周期的に変化する。

比較手段である比較器4は、前記画像メモリ1からの画素データの下位4ビットAと前記参照デ

ータBとを大小比較し画素データの下位4ビットAが参照データBよりも大きいときに二値データの“1”信号を、それ以外のときに二値データの“0”信号を加算器3にそれぞれ出力する。

加算手段である加算器3は、画素データの上位4ビットと比較器4からの二値データとを加算し、この加算器3の出力データはPWM回路7に出力される。出力データは原則として4ビットであるがオーバーフローにより5ビットとなる場合がある。

PWM回路(パルス幅変調回路)7は、前記出力データをパルス幅変調して駆動データを作成し一ライン分の駆動データをシリアルにシフトレジスタ8に送出する。

このシフトレジスタ8はPWM回路7から転送される一ライン分の駆動データを所定箇所に記録する。ラッチ&ドライブ回路9はシフトレジスタの記録状態をラッチしこのラッチした記録状態に基づいてヘッド10に電圧を印加する。ヘッド10は一ラインを構成するドット数に対応するへ

又は5ビット)がパラレルにPWM回路7に出力される。PWM回路7は出力データを時間幅変調して64階調の駆動データを作成し一ライン分の1階調目のデータ(ON信号又はOFF信号)→2階調目のデータ→…→64階調目のデータを順にシリアルにシフトレジスタ8に出力する。シフトレジスタ8に一ライン分の1階調目のデータが転送されるとその記録状態がラッチ&ドライブ回路9にてラッチされてヘッド10の所定のヘッド素子に電圧が印加される。又、ラッチ&ドライブ回路9に1階調目のデータがラッチされると、PWM回路7から一ライン分の2階調目のデータがシフトレジスタ8に転送され、この転送が終了するとラッチ&ドライブ回路9にて2階調目のデータにラッチ状態が更新され上記と同様に所定のヘッド素子に電圧が印加され、これが64階調目まで終了すると一ラインの印字が完了する。従って、この実施例では8ビットの画素データを多くても5ビットのデータに変換されるので、PWM回路7からシフトレジスタ8へのデータ転送量が

ヘッド素子が並設されて成る。

以下、上記プリンタ装置の作用について説明する。

一画面分の画素データが入力されると、この画素データが画像メモリ1に記録される。画像メモリ1の画素データはアドレスカウンタ2のアドレス信号によって所定順番に読み出され画素データの上位4ビットは加算器3に、下位4ビットAは比較器4にそれぞれ送られる。この比較器4は画素データの下位4ビットAと参照データ発生器6からの参照データBとを比較しA>Bのときにのみ二値データの“1”を出力する。即ち、この比較器4は下位4ビットAのデータを1ビットのデータに変換すると共に下位4ビットAと周期的に可変する参照データBとを比較させることによってデータに揺さぶり(ディザ)をかけ階調のステップ差を視覚的に平滑化している。

加算器3は、画素データの上位4ビットと比較器4の二値データ(1ビット)とを加算してデータを作成しこの加算器3の出力データ(4ビット

軽減されデータ処理スピードが高速化する。そして、解像度が優先される階調度が高い箇所は上位ビットのデータにて階調が表現され、階調ジャンプの有無が優先される階調度が低い箇所は下位データの揺さぶり(ディザ)により階調ジャンプを防止しているので、濃度ジャンプによる障害を防止しながら所定の階調を得ることができる。

尚、この実施例では出力データをPWM回路7を用いてパルス幅変調したが、D/A変換器を用いてアナログ変換してもよい。また、この実施例では8ビットの画素データを上位4ビットと下位4ビットとに分割し上位ビット数と下位ビット数とを同様にしたが適宜に桁数を異ならせてよい。

次に、具体的な数値によって本発明の作用を説明する。

この実施例では画素データは4ビットで構成され、参照データBは(1, 3, 2, 0)の順に配列されているものとすると、下記(表)の如く出力データが表される。この例のA部に着目すれば同一の画素データが連続して続いても駆動データ

タは同一ではなく異なる値となり揺さぶり(ディザ)により階調ジャンプが防止されることがわかる。

〔表〕

A																
直角データ	1	2	3	6	8	6	5	4	10	12	13	15	13	12	11	7
直角データB	1	3	2	0	1	3	2	0	1	3	2	0	1	3	2	0
直角データの 下位2ビットA	1	2	3	2	0	2	1	0	2	0	3	1	0	3	3	3
比較器の出力	0	0	1	1	0	0	0	0	1	0	0	1	1	0	1	1
直角データ	0	0	1	2	2	1	1	1	3	3	3	4	3	3	4	2

調法の双方の利点を保持しながらデータ数の削減によるデータ処理スピードの高速化が図れるという効果を奏する。

4. 図面の簡単な説明

第1図及び第2図は本発明の実施例を示し、第1図はプリンタ装置のプロック図、第2図は参照データの配列を示す図、第3図は従来例を示す印字概念図である。

a … 出力線(ビット分割手段)、3 … 加算器(加算手段)、4 … 比較器(比較手段)、10 … ヘッド。

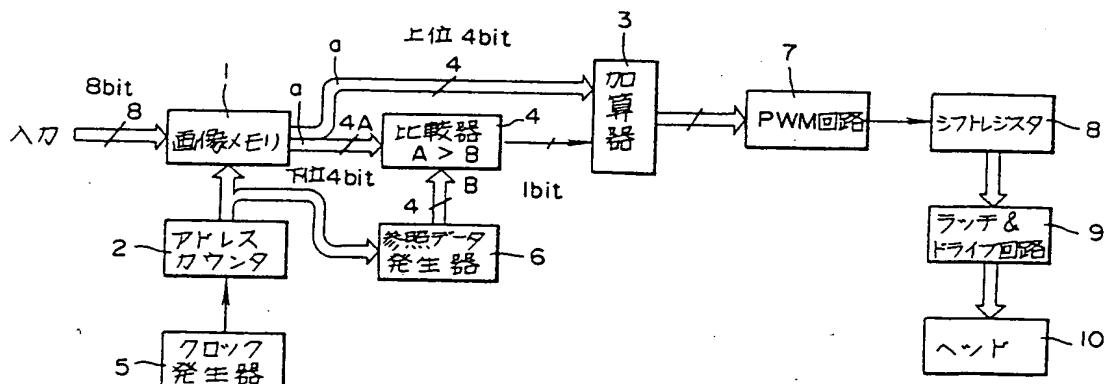
〔発明の効果〕

以上述べたように本発明によれば、直角データを上位ビットと下位ビットとに分け、この下位ビットを周期的に変化する参照データと比較しこの比較結果の二値データを前記上位ビットと加算し、この出力データに基づいてヘッドを駆動したので、濃度ジャンプによる障害を防止しながら所定の階調を得ることができるという濃度階調法と面積階

代理人 志賀富士弥

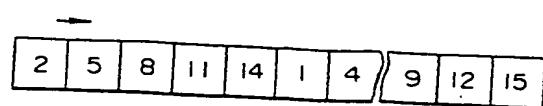


- a ----- 出力線(ビット分割手段)
- 3 ----- 加算器(加算手段)
- 4 ----- 比較器(比較手段)
- 10 ----- ヘッド



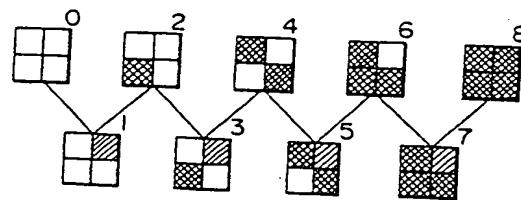
プリンタ装置のプロック図

第1図



参照データの配列を示す図

第2図



印字概念図 (従来)

第3図